

Наставна дисциплина	Дизајнирање дигитални системи со HDL				
Семестар	Вид	Фонд на часови	Кредити	Јазик	Институт
IX	изборен	2+0+2+2	5	МК	КТИ
Предуслови					
Компетенции*	По завршувањето на курсот се очекува студентот да има познавање на различните HDL јазици како што се Verilog, VHDL, SystemVerilog и SystemC. Да знае со користење на овие јазици да креира IP-јадра. Да може со помош на HDL јазици да креира систем-на-чип.				
Содржина	<p>HDL јазици за опис на хардверот. Verilog, VHDL, SystemVerilog, SystemC. Системи за генерирање на HDL до C и Matlab. Софтверски платформи за симулација и тестирање на дигитални системи. Креирање на IP-јадра во HDL. Користење на IP-јадра како составни делови за изработка на дигитален систем. Дизајнирање на систем-на-чип со HDL. Опис на процесори во HDL. Опис на магистрала во HDL.</p> <p>Литература:</p> <ol style="list-style-type: none"> 1. John Williams, Digital VLSI Design with Verilog, Springer, 2008 2. Mark Zwolinski, Digital System Design with VHDL 2nd Edition, Pearson Education, 2008 3. David C. Black and Jack Donovan, SystemC: FROM THE GROUND UP ,Kluwer Academic Publishers, 2004 				